

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-210016

(43)公開日 平成10年(1998)8月7日

(51)Int.Cl.*

H 04 L 1/18
H 03 M 13/12

識別記号

F I

H 04 L 1/18
H 03 M 13/12

審査請求 未請求 請求項の数30 O L (全12頁)

(21)出願番号 特願平9-346208

(22)出願日 平成9年(1997)12月16日

(31)優先権主張番号 08/775332

(32)優先日 1996年12月31日

(33)優先権主張国 米国(US)

(71)出願人 596077259

ルーセント テクノロジーズ インコーポ
レイテッド
Lucent Technologies
Inc.
アメリカ合衆国 07974 ニュージャージ
ー、マーリーハイ、マウンテン アベニュー
600-700

(72)発明者 リチャード ジョセフ ポールズ
アメリカ合衆国、07860 ニュージャージ
ー、ニュートン、マイケル コート 9

(74)代理人 弁理士 三俣 弘文

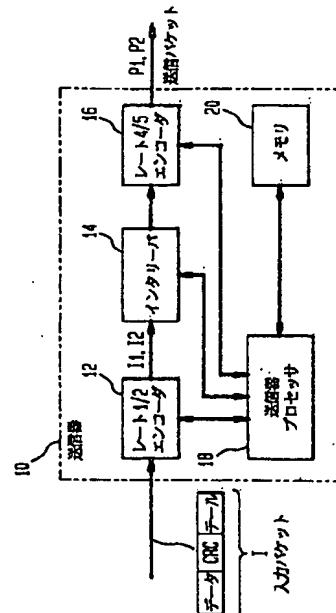
最終頁に続く

(54)【発明の名称】 データパケットを通信する方法および通信装置

(57)【要約】

【課題】 パケット再送信の数を低減し、様々な通信アプリケーションにおけるデータスループットを増大させるARQ技術を提供する。

【解決手段】 システム中の送信器(10)は、入力データパケットを第1のレートで動作する第1の渦巻エンコーダ(12)に与えて、複数の符号化されたパケットを含む内部コードを生成する。符号化されたパケットは、インタリーブされて、符号化されたパケットのそれぞれから生成される送信パケットを含む外部コードを生成する第2のレートで動作する第2の渦巻エンコーダ(16)に与えられる。第1の送信パケットは受信器に送られ、第2のレートにおいて動作するビタビデコーダにおいて送信パケットを復号化し、第1の送信パケットの復号化されたバージョンを生成する。復号化されたバージョンは、反転されて、入力パケットの第1の仮の復号化を提供する。



【特許請求の範囲】

【請求項1】 通信システムにおいて送信器(10)から受信器(30)へデータパケットを通信する方法において、データパケットの少なくとも第1および第2の符号化されたバージョンを含む内部コードを生成するために、第1のレートを有する第1の畳込エンコーダ(12)でデータパケットを符号化するステップと、第1および第2の送信パケットを生成するために、第2のレートを有する第2の畳込エンコーダ(16)で前記データパケットの第1および第2の符号化されたバージョンを符号化するステップと、前記第1の送信パケットを、前記受信器に送信するステップと、前記第2の送信パケットを再送信において使用するために格納するステップとを有することを特徴とする方法。

【請求項2】 前記第1および第2のレートは、異なるレートであることを特徴とする請求項1の方法。

【請求項3】 前記第1のレートを有する第1の畳込エンコーダでデータパケットを符号化するステップが、 $1/2$ 、 $1/3$ 、 $1/4$ から選択される群からなるレートを有する畳込エンコーダでデータパケットを符号化するステップをさらに含むことを特徴とする請求項1の方法。

【請求項4】 前記第2のレートを有する第2の畳込エンコーダでデータパケットの符号化されたバージョンを符号化するステップが、 $4/5$ のレートを有する畳込エンコーダでデータパケットを符号化するステップをさらに含むことを特徴とする請求項1の方法。

【請求項5】 前記第2の畳込エンコーダで符号化されたバージョンを符号化するステップに先立って、第1および第2の符号化されたバージョンをインタリープするステップをさらに含むことを特徴とする請求項1の方法。

【請求項6】 受信器により提供される再送信表示に応じて、第2の送信パケットを検索するステップと、第2の送信パケットを受信器に送信するステップとをさらに含むことを特徴とする請求項1の方法。

【請求項7】 通信システムにおける送信器から受信した所与のデータパケットの符号化されたバージョンに対応する送信パケットを処理する方法において、データパケットの第1のバージョンを生成するために、第1のレートを有する第1のデコーダで第1の送信パケットを復号化するステップと、前記データパケットの第1のバージョンが、十分に正確でない場合、送信器に再送信表示を提供するステップと、前記再送信表示に応じて、第2の送信パケットを受信するステップと、データパケットの第2のバージョンを生成するために、第1のデコーダにおいて第2の送信パケットを復号化するステップとを有することを特徴とする方法。

【請求項8】 前記第1のレートを有する第1のデコーダで第1の送信パケットを復号化するステップが、 $4/5$

のレートを有するデコーダで第1の送信パケットを復号化するステップをさらに含むことを特徴とする請求項7の方法。

【請求項9】 データパケットの第2のバージョンが十分に正確でない場合、第2のレートにおいて結合されたコードを形成するために、第1および第2の送信パケットの復号化されたバージョンを連結するステップと、データパケットの第3のバージョンを形成するために、第2のレートを有する第2のデコーダにおいて前記結合されたコードを復号化するステップをさらに含むことを特徴とする請求項7の方法。

【請求項10】 前記第2のレートが前記第1のレートと異なることを特徴とする請求項9の方法。

【請求項11】 前記第2のレートは、 $1/2$ 、 $1/3$ および $1/4$ から選択される群からなるレートであることを特徴とする請求項9の方法。

【請求項12】 データパケットの第3のバージョンが十分に正確でない場合、送信器に再送信表示を提供するステップをさらに含むことを特徴とする請求項9の方法。

【請求項13】 データパケットの巡回冗長コードフィールドの検査を実行することにより、データパケットの所与のバージョンが十分に正確であるかどうかを決定するステップをさらに含むことを特徴とする請求項7の方法。

【請求項14】 データパケットの少なくとも第1および第2の符号化されたバージョンを含む内部コードを生成するために、第1のレートにおいてデータパケットを符号化するための第1の畳込エンコーダと、第1および第2の送信パケットを生成するために、第2のレートにおいてデータパケットの第1および第2の符号化されたバージョンを符号化するための第2の畳込エンコーダと、受信器への第1の送信パケットの送信を管理し、再送信における使用のために、第2の送信パケットの格納を管理するように動作可能なプロセッサとを有することを特徴とする通信システムにおいてデータパケットを受信器に通信するための装置。

【請求項15】 前記第1のレートは、 $1/2$ 、 $1/3$ および $1/4$ から選択される群からなるレートであることを特徴とする請求項14の装置。

【請求項16】 前記第2のレートは、 $4/5$ であることを特徴とする請求項14の装置。

【請求項17】 前記符号化されたバージョンが第2の畳込エンコーダで符号化される前に、第1および第2の符号化されたバージョンをインタリープするためのインターバをさらに含むことを特徴とする請求項14の装置。

【請求項18】 前記プロセッサが、受信器により提供される再送信表示に応じて、第2の送信パケットの検索を管理し、受信器への第2の送信パケットの送信を管理

するようにさらに動作可能であることを特徴とする請求項14の装置。

【請求項19】 所与のデータパケットの符号化されたバージョンに対応する通信システムにおける送信器から受信された送信パケットを処理するための装置において、データパケットの第1のバージョンを生成するために、第1のレートにおいて、第1の送信パケットを復号化するための第1のデコーダと、データパケットの第1のバージョンが十分に正確でない場合、送信器に再送信表示を提供し、前記再送信表示に応じて、第2の送信パケットを受信するように動作可能であるプロセッサを有し、前記第1のデコーダは、データパケットの第2のバージョンを生成するために、前記第2の送信パケットを復号化することを特徴とする装置。

【請求項20】 前記第1のレートは、4/5であることを特徴とする請求項19の装置。

【請求項21】 前記プロセッサは、データパケットの第2のバージョンが十分に正確でない場合、第2のレートにおいて結合されたコードを形成するために、第1および第2の送信パケットの復号化されたバージョンを結合するようにさらに動作可能であることを特徴とする請求項19の装置。

【請求項22】 データパケットの第3のバージョンを形成するために、第2のレートにおいて結合されたコードを復号化するための第2のデコーダをさらに含むことを特徴とする請求項21の装置。

【請求項23】 前記第2のレートは、前記第1のレートと異なることを特徴とする請求項14または21の装置。

【請求項24】 前記第2のレートは、1/2、1/3および1/4から選択される群からなるレートであることを特徴とする請求項21の装置。

【請求項25】 前記プロセッサは、データパケットの第3のバージョンが十分に正確でない場合、送信器への再送信表示を提供するようにさらに動作可能であることを特徴とする請求項22の装置。

【請求項26】 前記プロセッサは、データパケットの巡回冗長コードフィールドの検査を実行することにより、データパケットの所与のバージョンが十分に正確であるかどうかを決定するように動作可能であることを特徴とする請求項19の装置。

【請求項27】 データパケットの少なくとも第1および第2の符号化されたバージョンを含む内部コードを生成するために、第1のレートにおいてデータパケットを符号化するための通信システムの送信器における第1の送信器エンコーダと、第1および第2の送信パケットを生成するために、第2のレートにおいてデータパケットの第1および第2の符号化されたバージョンを符号化するための第2の送信器エンコーダと、通信システムの送信器から受信機への第1の送信パケットの送信を管理

し、再送信において使用するための第2の送信パケットの格納を管理するように動作可能である送信器プロセッサと、データパケットの第1のバージョンを生成するために、第1のレートにおいて第1の送信パケットを復号化するための第1の受信器デコーダと、データパケットの第1のバージョンが十分に正確でない場合、送信器へ再送信表示を提供し、前記再送信表示に応じて、第2の送信パケットを受信するように動作可能である受信器プロセッサとを有し、前記第1のデコーダは、データパケットの第2のバージョンを生成するために、第2の送信パケットを復号化することを特徴とする通信システム。

【請求項28】 前記送信器プロセッサは、受信器により提供される再送信表示に応じて、第2の送信パケットの検索を管理し、受信器への第2の再送信パケットの送信を管理するようにさらに動作可能であることを特徴とする請求項27のシステム。

【請求項29】 前記受信器プロセッサは、データパケットの第2のバージョンが十分に正確でない場合、第2のレートにおいて結合されたコードを形成するために、第1および第2の送信パケットの復号化されたバージョンを結合するようにさらに動作可能であることを特徴とする請求項27のシステム。

【請求項30】 データパケットの第3のバージョンを形成するために、第2のレートにおいて前記結合されたコードを復号化するための第2の受信器デコーダをさらに含むことを特徴とする請求項29のシステム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、通信システムに係り、特に通信システムの伝送チャネルを経て誤りと共に受信されたデータパケットの再送信の管理において使用するための自動再送信照会（ARQ）技術に関する。

【0002】

【従来の技術】自動再送信照会（ARQ）機能を有する通信システムは、所与のデータパケットが誤りと共に受信され、したがって、再送信されなければならないことを受信器が送信器に示すことを可能にする。また、ARQ技術は、自動再送要求技術とも呼ばれ、B. Sklarによる“Digital Communications: Fundamentals and Applications,” Prentice Hall, Englewood Cliffs, New Jersey, 1988, の259-260ページに概略的に記述されている。ストップアンドウェイ特（stop-and-wait）ARQとして知られる従来のARQ技術は、半二重送信チャネルと共に使用することに適している。ストップアンドウェイ特ARQにおいて、受信器は、所与のパケットが正しく受信された後に、肯定応答（ACK）信号を送信器に送る。

【0003】送信器は、送信されるべきパケットのシーケンス中の次のパケットを送信する前に、所与のパケットに対してACK信号が受信されるまで待機する。受信

器が所与のパケット中で誤りを検出した場合、受信器は、否定応答(NAK)信号を送信器に送り、そして送信器は、所与のパケットを再送信する。全二重送信チャネルと共に使用することに適している他のARQ技術は、フルバックを伴う連続ARQおよび選択的繰り返しを伴う連続ARQを含む。

【0004】これらの技術の双方において、所与のパケットを送信した後に、送信器は、ACK信号が所与のパケットに対してまだ受信されていないにもかかわらず、パケットシーケンス中の追加的なパケットの送信を継続する。所与のパケットが再送信される必要があることを示すNAK信号を受信器が送った場合、フルバックを伴う連続的ARQを具現化する送信器は、シーケンス中の所与のパケットに戻り、所与のパケットおよび所与のパケットに対するNAK信号の受信に先立って送信された全ての後続のパケットを再送信することによりNAK信号に応答する。

【0005】選択的繰り返しを伴う連続的ARQを具現化する送信器は、所与のパケットを再送信するが、所与のパケットに続くパケットに対してNAK信号が受信されなかった場合、所与のパケットに続くパケットが再送信されないように、NAK信号を受信する前に捨てたシーケンスにおいて拾い上げる。

【0006】これらおよび他の従来のARQ技術は、順方向誤り訂正(FEC)のような誤り訂正技術の代わりにまたはこれとの組み合わせにおいて使用され得る。FECとの組み合わせにおいて使用されるARQ技術は、ハイブリットARQ技術と呼ばれ、ハイブリットタイプIおよびハイブリットタイプII技術を含む。ハイブリットタイプI・ARQ技術は、各送信パケット中に所定の量のFEC能力を含み、所与のパケットの再送信が要求された場合、以前に送信されたパケットの同じバージョンを再送信する。

【0007】このアプローチの利点は、所与のパケットの同じバージョンが再送信に使用されるので、符号化のための追加的な回路および異なるパケットバージョンの復号化は必要でないことがある。ハイブリットタイプII・ARQ技術は、各パケットと共にいくらかのFEC能力を含むことができるが、所与のパケットの異なるバージョンの再送信が要求される場合、そのパケットを再送信する。ハイブリットタイプIIアプローチは、データパケットの特性が誤りを導く場合、再送信されたバージョンは、同じ誤りを受けないという利点を提供する。

【0008】あいにく、ハイブリットタイプIおよびハイブリットタイプII・ARQ技術の柔軟性は、各技術が、全てのアプリケーションに適していない可能性のある所定のタイプの再送信を必要とする事に限定される。システムの設計者は、一般に、他の技術が所定の条件下で優れた性能を提供する可能性があるとしても、全ての動作条件下で使用するために特定の1つのハイブリット

技術を選択することを要求される。したがって、利用可能なハイブリットタイプIおよびタイプIIのARQアプローチの現在の非柔軟性は、過剰に多いパケット再送信および通信システムの能力の対応する現象を導く可能性がある。

【0009】

【発明が解決しようとする課題】上記から明らかなように、通常のハイブリットタイプIおよびタイプIIのARQ技術の両方の有利な特徴を提供することができ、同時にそのような技術に関連する上記の問題点を解決することができる改良されたARQ技術を提供することが望まれる。

【0010】

【課題を解決するための手段】本発明は、通信システムにおいて自動再送信照会(ARQ)機能を具現化するための方法および装置を提供する。本発明によるARQ技術は、1つの技術において、ハイブリットタイプIおよびハイブリットタイプIIアプローチの両方の利点を提供することができる内部コードを利用する。例えば、内部コードの特性は、本発明のARQ技術が純粹なハイブリットタイプI技術、純粹なハイブリットタイプII技術またはタイプIおよびタイプIIの両方の望ましい特徴を結合した技術として動作することを可能にするために調節され得る。

【0011】さらに、内部コードの結合された部分は、追加的なパケットデータを再送信することなく、所与のデータパケットの追加的な仮の復号化を生成するために利用され得る。また、マルチプレクサ、パケットタイザ、変調器等のような本発明による通信システムの低層は、本発明のARQシステムが変更される場合、変更される必要はない。

【0012】これらの低層の検知から、データパケットは、内部コードがレート1/2、レート1/3、レート1/4または他のいずれかのレートであるかどうかに無関係に、同じ方法で取り扱われる。これは、本発明が、所与のシステムの全体のARQ機能におけるより大きな柔軟性を提供し、そのシステムに対して確立された動作標準に従うパケットを生じることを可能にする。本発明のこれらの特徴は、要求されるパケット再送信の数が低減され、かつシステムのデータスループット容量が相当に増大されるように、最適なARQ構成が、所与のセットの動作条件について使用され得る。

【0013】本発明の一側面によれば、例示的な通信システムの送信器が提供される。この送信器は、データパケットIを第1のレートにおいて符号化するための第1の疊込エンコーダ(コンボルーション・エンコーダ)を含み、少なくともデータパケットIの第1および第2の符号化されたバージョンを含む内部コードを生成する。例えば、2つの符号化されたバージョンI1およびI2がデータパケットIから生成されるように、第1のエン

コーダは1/2のレートで動作し得る。

【0014】送信器は、符号化されたバージョンI 1およびI 2をインタリーブするためのインタリーバおよびI 1およびI 2を第2のレートにおいて符号化し、第1および第2の送信パケットP 1およびP 2を生成するための第2の畳込エンコーダを含む。I 1およびI 2がそれぞれ100ビット長である場合、送信パケットP 1およびP 2がそれぞれ125ビット長となるように、第2のエンコーダは4/5のレートで動作する。また、送信器は、第1の送信パケットP 1の通信システムの受信器への送信、および送信器メモリの送信バッファへの第2の送信パケットP 2の格納を管理するプロセッサを含む。

【0015】格納された送信パケットは、検索され、受信器が送信器への再送信表示を提供する場合、受信器へ送信される。第1の畳込エンコーダに対する他の適切な動作レートは、3個の送信パケットを生成するレート1/3、4個の送信パケットを生成するレート1/4等を含む。これらのエンコーダレートおよびパケット長は、所与の送信チャネルの所望のスループットデータレートおよび誤り状態のようなアプリケーションに特有なファクタに基づいて変化し得る。

【0016】本発明の別の側面による例示的な通信システム受信器が提供される。この受信器は、上述した第2のレートにおいて動作する第1のビタビデコーダを含む。この第1のデコーダは、第1の送信パケットP 1の受信されたバージョンP 1'を復号化し、データパケットIの第1の仮の復号化I'を提供するために反転されたパケットI 1'を生成する。そして、I'の巡回冗長コード(CRC)は、データパケットIが十分正確に受信されたかどうかを決定するために検査される。

【0017】検査をパスした場合、I'はパケットIとして受け入れられ、肯定応答(ACK)信号が送信器に送られる。検査をパスしなかった場合、受信器は、再送信表示を送信器に提供し、送信器は、第2の送信パケットP 2を検索し、送信する。受信器は、第1のデコーダにおいて、送信パケットP 2の受信されたバージョンP 2'を復号化し、パケットIの第2の仮の復号化I''を提供するために反転されたパケットI 2'を生成する。

【0018】I''のCRC検査がパスした場合、I''は、データパケットIとして受け入れられ、ACK信号が、送信器に送られる。I''のCRC検査がパスしなかった場合、受信器プロセッサは、パケットI 1'およびI 2'を結合し、レート1/2コードを生成する。受信器は、1/2の第1のレートにおいて動作する第2のビタビデコーダを含む。この第2のデコーダは、レート1/2コードを復号化し、パケットIの第3の仮の復号化I'''を提供する。I'''のCRC検査がパスした場合、I'''は、パケットIとして受け入れられ、ACK信号が送信器に送られる。

【0019】もしこの検査がパスしなかった場合、仮の復号化は十分な正確さをもって入力パケットIを再生せず、さらなる再送信要求が生成され得る。本発明による仮の復号化の数は、第1の送信エンコーダおよび第2の受信デコーダの動作レートの適切な調節により増加し得る。例えば、これらのエレメントがレート1/3において動作する場合、送信器は、3個の送信パケットP 1、P 2およびP 3を生成し、受信器は、所与の入力データパケットIの4個の仮の復号化を生成する。

【0020】

【発明の実施の形態】本発明は、特定のタイプの通信システムに限定されるものではなく、送信チャネル上を運ばれるデータのARQ機能を提供するために望ましいかかるシステムにも広く適用可能である。例えば、この技術は、IS-95ワイヤレス通信サービス(PCS)およびセルラコード分割多重アクセス(CDMA)システムのような誤りをおかしやすいチャネル上の送信に使用するために特によく適しているが、本発明は、多くの他のタイプの通信システムについても使用され得る。

【0021】さらに、畳込符号化および復号化レート、パケット長およびここで説明される他のシステムパラメータは、単に説明のためであり、特定の実施例またはいくつかの実施例に本発明が限定されると解してはならない。ここで使用される用語「パケット」は、所与の通信システムにおいて使用される情報ビットのいかなる集合も一般に意味する。

【0022】用語「ARQ」は、一般に、受信器が再送信表示を送信器に提供し、所与のパケットが誤って受信され、適切なフォーマットで再送信されるべきであることを示すいかなる技術をも意味する。ここで使用されている用語としての「再送信表示」は、受信器から送信器に送られる否定応答または他の信号ばかりではなく、再送信の必要性の他の表示も含むと意図されている。例えば、受信器は、送信されたパケットの肯定応答を所定時間内に送信しないことにより、再送信の必要性を表示することができる。

【0023】図1は、本発明に従って構成された例示的な送信器10を示す。送信器10は、レート1/2畳込エンコーダ12、インタリーバ14およびレート4/5畳込エンコーダ16を含む。送信器プロセッサ18は、メモリ20との組み合わせで動作し、以下に図3との組み合わせで詳述する方法で、入力データパケットの符号化を管理する。図1に示されたフォーマットを有する所与の入力データパケットIは、レート1/2畳込エンコーダ12の入力に与えられる。

【0024】この実施形態における入力データパケットIは、データ部分、巡回冗長コード(CRC)部分、およびテール部分を含み、100ビットの全パケット長を有すると假定されるが、これに限定されない。レート1/2エンコーダ12は、よく知られた畳込符号化技術を

使用して、全ての入力ビットに対して2つの出力ビットを生成する。

【0025】したがって、レート1/2エンコーダ12は、元の100ビット入力パケットIを処理し、双方共に100ビット長である第1の符号化されたパケットI1および第2の符号化されたパケットI2を含む内部コードを生成する。符号化されたパケットI1およびI2は、元の入力パケットIの異なる符号化をされたバージョンを表す。インタリーバ14は、符号化されたパケットI1およびI2のそれぞれをインタリーブし、このインタリーブされたパケットをレート4/5畳込エンコーダ16の入力に与える。

【0026】レート4/5エンコーダ16は、4個の入力ビットの各グループに対して5個の出力ビットを生成し、100ビットパケットI1およびI2のそれぞれに対応する125ビット送信パケットP1およびP2の対を生成する。送信器プロセッサ18は、送信チャネルを介する受信器への第1の送信パケットP1の送信を管理し、以下に詳述するように、後に行われる再送信において使用するために、第2の送信パケットP2をメモリ20の送信バッファに格納する。

【0027】送信パケットP1およびP2は、本発明による外部コードを表す。外部コードの特性は、実質的に変化しないままであり、一方、純粋なハイブリットタイプI・ARQ、純粋なハイブリットタイプII・ARQまたはいずれかの技術の変形を提供するために、ARQ技術の特徴を調節するために、内部コードが変化させられる。また、マルチプレクサ、パケッタイザ、変調器等のような本発明による通信システムの低層は、本発明のARQシステムが変化した場合に、変化する必要はない。

【0028】これらの低層の検知から、全てのデータパケットは同じに見え、内部エンコーダ12がレート1/2、レート1/3、レート1/4またはいずれか他のレートで動作するかどうかに無関係に、同じ方法で取り扱われる。これは、本発明が所与のシステムの全体的なARQ機能におけるより大きな柔軟性を提供しつつ、そのシステムについて確立された動作標準に従うパケットを生成することを可能にする。

【0029】インタリーバ14において実行されるインタリーピングプロセスを以下に詳細に説明する。畳込誤り訂正コードが失敗すると、これらは、符号化されたデータシーケンス中の誤りの局地的なバーストを生成する傾向にある。また、誤りのバーストを含む入力データシーケンスは、同じパーセンテージの一様に分布した誤りを含むシーケンスよりも訂正することが一般に難しい。

【0030】これらの理由のために、インタリーバ14のようなインタリーバは、エンコーダ12のような内部畳込エンコーダとエンコーダ16のような外部畳込エンコーダとの間に位置される。対応する受信器において、

デインタリーバは、複数の送信されたパケットが結合された場合、内部畳込デコーダが、得られたシーケンスを復号化するよりよいチャンスを有するように、潜在的に外部畳込デコーダから生じる誤りのバーストを拡散させる。

【0031】インタリーバは、送信器10のメモリ20中に具現化され、その深さは特定のチャネルの特性を適合させるためのシステムオペレータにより調節され得る。1つのそのような調節は、全くインタリーピングを使用しないものであってもよく、そのような調節の使用は、一般に、受信器デインタリーバ以外のいずれかのシステムコンポーネントの設定を変更する事を要求しない。したがって、インタリーバ14は、代替的な実施形態において、取り除くことができる。上述したインタリーピングは、所与のシステムの低層送信、変調または多重化コンポーネントにより実行されるいずれかのインタリーピングに加えられていることに留意すべきである。

【0032】送信器10は、本発明の説明を容易にするために単純化されている。本発明によるARQ機能を含む他の送信器は、フレーミング、変調、多重化等のような更なる処理動作を用いることができる。図1の送信器10は、より複雑な送信器の符号化部分として見ることができる。特定の通信システムアプリケーションにおいて要求される更なる処理動作は、この技術分野においてよく理解されており、ここでは詳細に説明することはしない。

【0033】図1の送信器プロセッサ18は、以下において図3との関係で説明する機能を提供するために適切にプログラムされたマイクロプロセッサ、マイクロコントローラ、コンピュータの中央演算処理装置(CPU)、特定用途向け集積回路(ASIC)または他のデジタルデータプロセッサとして具現化され得る。代替的な実施形態においては、エンコーダ12、16およびインタリーバ14により提供されるいくつかのまたは全ての機能が、送信器プロセッサ18に収容され得る。

【0034】図2は、本発明により構成された例示的な受信器30を示す。受信器30は、レート4/5デコーダ32、デインタリーバ34およびレート1/2デコーダ36を含む。デコーダ32、36は、通常のビタビデコーダとして具現化され得る。受信器プロセッサ38は、メモリ40との組み合わせで動作し、以下に図4との関係で詳細に説明される方法で、受信された送信データパケットの復号化を管理する。

【0035】レート4/5デコーダ32に供給された入力パケットは、最初に送信器10により送信されたパケットP1に対応するパケットP1'、または送信器10による再送信として送信され得るパケットP2に対応するパケットP2'で有り得る。所与の受信された入力データパケットP1'またはP2'は、送信器10から受信器30へ上述した送信チャネルを通過することにより

生じる誤りを含み得る。

【0036】パケットP1'およびP2'は、この例において、それぞれ125ビット長である。レート4/5デコーダ32は、P1'またはP2'を復号化し、送信器10のレート1/2エンコーダ12により生成される符号化されたパケットI1およびI2のそれに対応するパケットI1'またはI2'を提供するために、デインタリーバ34において、デインタリープされる100ビットのパケットを生成する。そして、パケットI1'およびI2'は、個別に逆にされ、元の入力データパケットIの第1および第2の仮の復号化I'およびI''を提供する。

【0037】以下に図4との関係で詳細に説明するように、受信器プロセッサ38は、第1の仮の復号化I'のCRC検査を実行し、元のデータパケットIが、第1の送信パケットP1の受信されたバージョンP1'から正しく再生されたかどうかを決定する。I'のCRC検査がパスしなかった場合、受信器は、再送信表示を送信器に提供し、送信器は第2の送信パケットP2を検索し、送信する。

【0038】レート4/5デコーダ32およびデインタリーバ34は、受信されたバージョンP2'を処理し、I2'を生成し、そしてI2'は、逆にされてデータパケットIの第2の仮の復号化I''を生成する。そして、受信器プロセッサ38は、第2の仮の復号化I''についてCRC検査を行い、元のデータパケットが、第2の送信パケットP2の受信されたバージョンP2'から正しく再生されたかどうかを決定する。

【0039】I''のCRC検査がパスしなかった場合、受信器30は、I1'およびI2'を連結し、200ビットの結果物をレート1/2デコーダ36において復号化することにより、データパケットの第3の仮の復号化I'''を生成する。したがって、送信器10および受信器30は、所与のデータパケットの複数の仮の復号化が生成され、その正確さが検査され得るARQ技術の具現化を可能にする。

【0040】受信器30は、送信器10と同様、本発明の説明を容易にするために単純化されており、他の実施形態において、通常の受信器と関連づけられた追加の処理動作を実行することができる。受信器プロセッサ38は、送信器プロセッサ18と同様、図4との関連で後述する機能を提供するために適切にプログラムされたマイクロプロセッサ、マイクロコントローラ、コンピュータのCPU、ASICまたは他のデジタルデータプロセッサとして具現化され得る。代替的な実施形態において、デコーダ32、36およびデインタリーバ34により提供されるいくつかまたは全ての機能は、受信器プロセッサ38に収容され得る。

【0041】図3は、本発明による送信器10において実行される符号化動作の例示的なセットを示す。ステッ

プ50において、100ビットであると仮定されたパケット長を有する入力データパケットが、レート1/2疊込エンコーダ12に与えられ、この例において2個の100ビットの符号化されたパケットI1およびI2を含む内部コードを生成する。ステップ52は、符号化されたパケットI1およびI2が、インタリーバ14を使用してインタリープされることを示している。

【0042】ステップ54に示されているように、インタリープされた符号化されたパケットI1およびI2は、レート4/5疊込エンコーダに与えられて、125ビットの第1および第2の送信パケットP1およびP2を生成する。ステップ56は、第1の送信パケットP1が、送信チャネルを介して受信器に送信されることを示している。第2の送信パケットP2は、ステップ58において示されているように、後に続くARQ再送信において使用するために、メモリ20の送信バッファに格納される。

【0043】再送信表示が受信器により送信器に提供された場合、ステップ60は、第2の送信パケットが、メモリ20の送信バッファから検索され、受信器に送信されることを示す。上述したように、再送信表示は、通常の否定応答(NAK)信号、または所定時間内に受信器が通常の肯定応答(ACK)信号を生成しなかったことのような受信器から送信器に送られる信号の形を取り得る。

【0044】図4は、本発明による受信器30において実行される復号化動作の例示的なセットを示す。ステップ100において、第1の送信パケットP1が、送信チャネルを介して送信器10から受信される。ステップ102は、P1がレート4/5ヴィタビデコーダ32において、複合化され、デインタリープされて上記したパケットI1'を形成する。そしてI1'は、反転されて、元の入力パケットIの第1の仮の復号化I'を形成する。

【0045】ステップ104において、第1の仮の復号化I'のCRCフィールドが、その正確さを検査される。I'のCRC検査がパスした場合、元の入力パケットは、正しく受信されたことになり、再送信は必要とされない。したがって、受信器30は、パケットIとして第1の仮の復号化I'を受け入れ、ステップ106に示されているように、通常のACK信号を送信器10に送信する。

【0046】上述した反転処理をより詳細に説明する。所与のパケットが反転される方法は、一般に、パケットが符号化される方法に依存する。一例として、レート1/2で動作する内部エンコーダ12を考える。そして、パケットI1'およびI2'が、多項式を生成する1つのコードの出力を第1のパケットに導き、多項式を生成する他のコードの出力を第2のパケットに導くことにより構成されたものとする。

【0047】この場合において、いずれのパケットも、誤りなしに反転されて、対応する生成器多項式を使用してパケットのレート1ビタビ復号化を実行することにより、元のシーケンスを復元することができる。代替的に、この時点において、要求される全てのものは、パケットに誤りがあるかどうかについての表示があるので、追加的なCRCフィールドは、パケットI'1およびI'2のそれぞれを反転することを回避するために使用され得る。この追加的なCRCフィールドの検査がパスしなかった場合、反転を実行する必要はなく、再送信は即座に要求され得る。

【0048】第1の仮の復号化I'のCRCチェックがパスしなかった場合、ステップ108は、受信器30が、再送信表示を送信器に提供するためにACK信号を送信しないことを示す。代替的に、受信器は、再送信表示を提供するためにNAK信号を送信することもできる。送信器10は、第2の送信パケットP2を検索し、それを送信チャネルを経由して受信器に送信することにより、再送信表示に応答する。

【0049】ステップ110において、受信器30は、送信パケットP2の受信されたバージョンP2'をレート4/5デコーダ32において復号化し、パケットI'2'を生成するために、デインタリーバ34を使用して、その結果をデインタリープする。パケットI'2'は、元のデータパケットIの第2の仮の復号化を表すパケットI''を形成するために、反転される。ステップ112において、第2の仮の復号化I''のCRCフィールドが検査される。I''のCRC検査がパスした場合、元の入力パケットIは、正しく受信されたことになり、再送信は必要とされない。

【0050】従って、受信器30は、ステップ114に示されているように、第2の仮の復号化I''をパケットIとして受け入れ、通常のACK信号を送信器10に送信する。CRC検査が通らなかった場合、ステップ116は、受信器プロセッサ38が、パケットI'1'およびI'2'を結合し、200ビットのレート1/2コードを形成することを示す。パケットI'1'およびI'2'がレート1/2コードを生成するために、結合される方法も、上述したように、パケットが符号化される方法に依存する。

【0051】前述した例の場合と同様に、2つのパケットが、各ジェネレータ多項式の出力をそれ自体のパケットに導くことにより生成された場合、これらのパケットの再結合は、全てのビットが使いきられるまで、交互に各パケットから1つのビットをとることを意味する。他の実施形態において、ステップ116におけるパケットの結合は、パケットを連結することを意味する。

【0052】ステップ118において、レート1/2コードは、レート1/2デコーダ36において復号化され、元の入力パケットIの第3の仮の復号化を表す

I'''を形成する。そして、第3の仮の復号化I'''のCRCフィールドが、ステップ120において検査される。I'''のCRC検査がパスした場合、ステップ122は、受信器が、I'''を入力パケットIとして受け入れ、通常のACK信号を送信器に送ることを示す。

【0053】CRC検査がパスしなかった場合、入力パケットIは、第1、第2および第3の仮の復号化により正確に再構成されなかつことになり、したがって受信器は、ステップ124に示されているように、ACK信号を送信しない。上述したように、受信器は、ACK信号を送信しない代わりに、通常のNAK信号を送信することができる。送信器は、パケットP1を再送信することにより応答でき、そして受信器は、図4の処理ステップを繰り返すことになる。

【0054】前述したように、本発明の代替的な実施形態は、上述した実施形態において使用されたものと異なるパケット長および符号化レートを使用することができる。これらのパラメータは、送信チャネルのデータスループット要求および誤り状態のようなアプリケーションに特有なファクタに従って変化し得る。例えば、エンコーダ12のレートは、2つの再送信を提供するために1/3に変化し、3つの再送信を提供するために1/4に変化し得る。デコーダ36のレートにおける対応する変化は、送信パケットの復号化されたバージョンの連結に基づいて、追加的な仮の復号化を生成するために提供され得る。

【0055】本発明によるARQ技術は、この技術が純粹なハイブリットタイプI技術、純粹なハイブリットタイプII技術、または両方の技術の様々な側面の適切な結合として動作すると同時に、外部コードの特性が実質的に変化しないように、内部コードが調節され得る改良された柔軟性を提供する。また、内部コードの様々な部分は、図4のステップ116から122に示された方法で結合されかつ処理され、送信器からの追加的なデータの再送信の必要なしに、所与のデータパケットの追加的な仮の復号化を提供することができる。

【0056】

【発明の効果】本発明のARQ技術によれば、必要とされるパケット再送信の数を低減し、様々な通信アプリケーションにおけるデータスループットを増大させることができる。

【図面の簡単な説明】

【図1】本発明の一実施形態による通信システム送信器を示す図。

【図2】本発明の一実施形態による通信システム受信器を示す図。

【図3】本発明のARQ技術の一実施形態により、図1の送信器において実行される符号化動作を示すフローチャート。

【図4】本発明のARQ技術の一実施形態による、図2

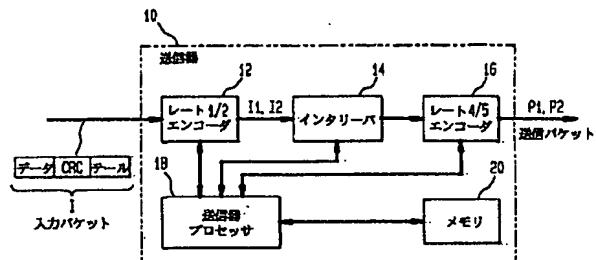
の受信器において実行される復号化動作を示すフロー
チャート。

【符号の説明】

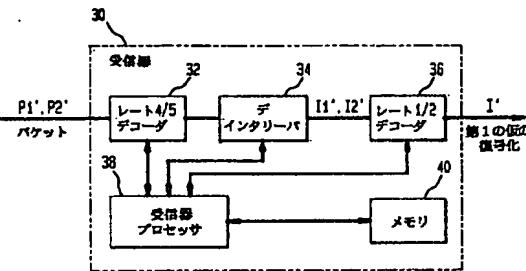
- 10 送信器
- 12 レート1/2エンコーダ
- 14 インタリーバ
- 16 レート4/5エンコーダ
- 18 受信器プロセッサ

- 20 メモリ
- 30 受信器
- 32 レート4/5デコーダ
- 34 ディンタリーバ
- 36 レート1/2デコーダ
- 38 受信器プロセッサ
- 40 メモリ

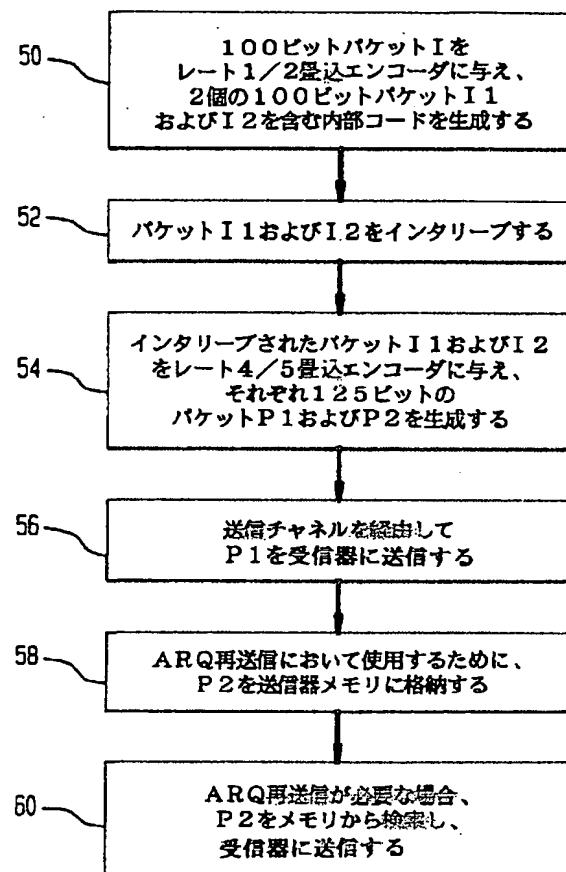
【図1】



【図2】



【図3】



フロントページの続き

(71)出願人 596077259
600 Mountain Avenue,
Murray Hill, New Je
rsey 07974-0636 U. S. A.